

(11)Publication number:

08-335663

(43)Date of publication of application: 17.12.1996

(51)Int.CI.

H01L 23/50

H01L 21/60

(21)Application number: 07-167009

(71)Applicant : SONY CORP

(22)Date of filing:

08.06.1995

(72)Inventor: OKUHORA AKIHIKO

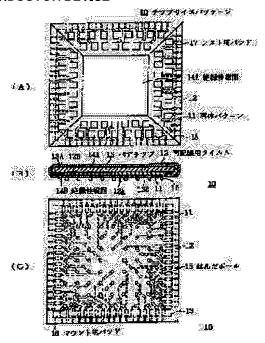
(54) SEMICONDUCTOR DEVICE AND MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To realize easy high density mounting and improvement

of reliability.

CONSTITUTION: Since a bare chip 13 is coated with a filmy member 12 with insulating resin 14B between, a semiconductor device can be formed to almost the same size as the bare chip 13 as a whole and the bare chip 13 can be mechanically and electrically protected during wiring board mounting. The bare chip 13 is mounted on one surface 12B of the filmy member 12, the insulation resin 14B is filled between the bare chip 13 and the filmy member 12 and the bare chip 13 is coated with the filmy member 12 successively. Thereby, a semiconductor device which is almost the same size as the bare chip 13 and can protect the bare chip 13 by the insulation resin 14B and the filmy member 12 can be manufactured.



LEGAL STATUS

[Date of request for examination]

31.10.2001

[Date of sending the examiner's decision of rejection]

07.02.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

BEST AVAILABLE COPY

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出廢公開番号

特開平8-335663

(43)公開日 平成8年(1996)12月17日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	FΙ			技術表示箇所
H01L 23/50			H01L	23/50	R	
21/60	311			21/60	311R	

審査請求 未請求 請求項の数11 FD (全 10 頁)

		1	\>		
(22) 出願日	平成7年(1995)6月8日		ソニー株式会社 東京都品川区北品川6丁目7番35号		
		(72)発明者 奥洞 明彦 東京都品川区北品川6丁目7番35号ソニー 株式会社内			
		(74)代理人	弁理士 田辺 恵基		

(54) 【発明の名称】 半導体装置及び半導体装置の製造方法

(57)【要約】

【目的】本発明は、半導体装置及び半導体装置の製造方法について、高密度実装を容易にし得、かつ信頼性を向上し得るようにする。

【構成】本発明は、ベアチツブ13を絶縁性樹脂14Bを介してフイルム状部材12によつて被覆するようにしたことにより、全体としてベアチツブ13とほぼ同じ大きさに形成できると共に、配線基板実装の際にベアチツブ13を機械的及び電気的に保護することができる。また本発明は、フイルム状部材12の一面12Bにベアチツブ13及びフイルム状部材12間に絶縁性樹脂14Bを充填し、続いてフイルム状部材12によつてベアチツブ13を被覆するようにしたことにより、ベアチツブ13を絶縁性樹脂14B及びフイルム状部材12によつて保護できるベアチツブ13とほぼ同じ大きさの半導体装置を製造することができる。

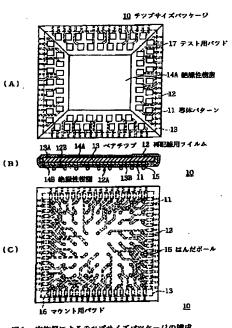


図1 実施例によるチップサイズパッケージの構成

【特許請求の範囲】

【請求項 1 】回路面上に単数又は複数の電極が設けられたベアチツブと、

上記ペアチップを被覆し、内面側に上記ペアチップの上記各電極にそれぞれ対応させて単数又は複数のペアチップ実装用の第1の電極が設けられると共に、外面側に上記各第1の電極とそれぞれ対応させて、当該対応する各第1の電極とそれぞれ導通する単数又は複数の外部接続用の第2の電極が設けられたフィルム状部材と、

上記ベアチップの上記各電極と上記フイルム状部材の対応する上記各第1の電極とをそれぞれ電気的に接続する接続手段と、

上記フイルム状部材の上記内面及び上記ベアチツブ間に 充填され、上記ベアチツブを封止しかつ上記ベアチツブ と上記フイルム状部材とを接着する絶縁性樹脂とを具え ることを特徴とする半導体装置。

【請求項2】上記フィルム状部材は、

上記外面側に上記各第2の電極とそれぞれ対応させて、 当該対応する各第2の電極とそれぞれ導通する単数又は 複数の検査用の第3の電極を具えることを特徴とする請 20 求項1に記載の半導体装置。

【請求項3】上記各第2の電極が、格子状に配列された ことを特徴とする請求項1に記載の半導体装置。

【請求項4】上記フィルム状部材は、

上記ベアチツブの周側面と対向する上記内面間に緩衝材 を具えることを特徴とする請求項1 に記載の半導体装 置。

【請求項5】上記フイルム状部材は、

上記ベアチツブの周側面と対向する上記内面の所定位置 に所定の深さの切込みを有することを特徴とする請求項 30 1 に記載の半導体装置。

【請求項6】上記フィルム状部材は、

上記ベアチツブの周側面と対向する上記内面の所定部分が所定の深さに剥離されてなることを特徴とする請求項 1 に記載の半導体装置。

【請求項7】上記各第3の電極は、

上記各第2の電極と対向する位置に配列されてなるとと を特徴とする請求項2に記載の半導体装置。

【請求項8】ベアチツブの回路面に設けられた単数又は複数の電極にそれぞれ対応させて一面に単数又は複数の第1の電極が設けられると共に、他面に上記各第1の電極にそれぞれ対応させて、当該対応する第1の電極とそれぞれ導通する単数又は複数の第2の電極が設けられたフイルム状部材の上記一面に、上記ベアチツブの上記各電極と上記フイルム状部材の対応する上記各第1の電極とを接合するようにして上記ベアチツブを実装する第1の工程と、

上記ベアチツブ及び上記フイルム状部材間に絶縁性樹脂 を充填する第2の工程と、

上記フイルム状部材を上記ベアチツブの周側面及び上記 50 れている。このようなベアチツブの実装形態を実現する

回路面と対向する面に沿つて折り曲げ、上記ベアチツブ を上記フイルム状部材によつて被覆する第3の工程とを 具えることを特徴とする半導体装置の製造方法。

【請求項9】上記第3の工程では、

上記ベアチツブの上記周側面に緩衝材を配置した後、上記フイルム状部材を折り曲げるととを特徴とする請求項 8 に記載の半導体装置の製造方法。

【請求項10】上記第3の工程では、

上記ベアチップの上記周側面と対向する上記フィルム状 部材の上記内面の所定部分を予め所定の深さに切り込ん でおくことを特徴とする請求項8に記載の半導体装置の 製造方法。

【請求項11】上記第3の工程では、

上記ベアチツブの上記周側面と対向する上記フイルム状部材の上記内面の所定部分を予め所定の厚さに剥離しておくことを特徴とする請求項8に記載の半導体装置の製造方法。

【発明の詳細な説明】

[0001]

:0 【目次】以下の順序で本発明を説明する。

産業上の利用分野

従来の技術(図9)

発明が解決しようとする課題(図9)

課題を解決するための手段(図1)

作用(図1)

実施例

- (1)半導体装置の構成(図1~図3)
- (2)半導体装置の製造工程(図4及び図6)
- (3)実施例の動作
- (4)実施例の効果
 - (5)他の実施例(図7及び図8)

発明の効果

[0002]

【産業上の利用分野】本発明は半導体装置及び半導体装置の製造方法に関し、特にベアチツブを当該ベアチツブ とほぼ同サイズにパツケージしたチツブサイズパツケージ及びその製造方法に適用して好適なものである。

[0003]

【従来の技術】近年、エンジニアリングワークステイション(EWS)やパーソナルコンピュータ(PC)等の情報処理装置においては、並列処理化の促進及びクロック速度の上昇による処理能力の向上が図られると共に、半導体集積化技術の進展及び半導体チツブの実装技術の進歩により、小型化及びパーソナル化がより一層進んでいる

【0004】とのように情報処理装置の小型化及びバーソナル化を実現するための高密度実装技術として、複数のベアチツブが搭載されたマルチチツブモジュール(Multi-chip-module、MCM)やベアチツブ実装が注目されている。このようなベアチツブの実装形態を実現する

[0012]

3

には、マルチチツブモジュールの歩留り又はベアチツブが実装された配線基板の歩留りを確保するため、ベアチツブが良品(良品ベアチツブは、Known Good Die、KGDと呼ばれている)であるか否かが最も重要である。また実装後、不良ベアチツブを発見するためのテスト技術及び発見された不良ベアチツブを交換するためのリベア技術も重要な要件である。

【0005】しかしながら上述した要件を満たす良品ベアチップは、ベアチップレベルでのテスト及び特性保証を低コストで実施するための技術の欠如、技術流出又は10付加価値の流出等を防止するための半導体供給メーカの戦略的方針及び技術開発のために市場調査を実施した場合の市場の不透明性等の理由により、入手することが困難であつた。かかる課題を解決する方策として、近年、チップサイズパッケージ(Chip Size Package、CSP)と呼ばれる超小型の半導体パッケージの開発が急速に進んでいる。

【0006】 ことで I SHM (International Society for Hybrid Microelectonics、MikeC.Log and Ken Jill eo,Proc.of the 1993 Int.Nation.Symp.on Microelectr 20 on.Nov.Dallas,U.S.A pp318 \sim 323) において発表されたチップサイズパッケージ(μ -Ball Grid Array、 μ -BGAとも呼ばれている)の一例を図9に示す。

【0007】チツブサイズパツケージ1は、ベアチツブ 2の回路面2A上に、弾性樹脂でなる接着剤層3を介し て所定の導体バターン4Aが形成されたポリイミドフィ ルム4Bでなるフレキシブル配線層4が配置されている と共に、ベアチツプ2の周側面を一周に亘つて覆うよう に絶縁材でなる保護枠5が形成されて構成されている。 【0008】 このチップサイズパッケージ1では、ベア チツブ2の回路面2A上の最外周に沿つて所定ビツチに 複数設けられた I / O バッド (図示せず) と、フレキシ ブル配線層4の導体パターン4Aとが接合部6によつて 接合されている。またこのチップサイズパッケージ1で は、金メツキを施した球状形状でなるニツケル7 (以 下、これをニツケルボール7と呼ぶ)が、フレキシブル 配線層4上に格子状に複数設けられており、当該各ニツ ケルボール7とそれぞれ対応する導体パターン4Aとが 電気的に接続されている。

【0009】これによりこのチツブサイズパツケーシ1では、各ニツケルボール7をそれぞれ配線基板(図示せず)の対応する電極に接合することによつて、当該配線基板上に容易に実装することができると共に、各ニツケルボール7を介して配線基板からベアチツブ2の1/0パツドに信号を入出力させることができるようになされている。

【0010】またこのチツプサイズパツケージ1では、ベアチツブ2の回路面2Aとフレキシブル配線層4とが接着剤層3によつて接着されると共に気密封止され、その接着剤層3の弾力性によつて基板実装後のベアチツブ

2、フレキシブル配線層4及び配線基板の熱膨張係数差が吸収緩和される。さらにこのチップサイズパツケージ1では、当該チップサイズパツケージ1を取り扱う際のベアチップ2の損傷を保護枠5によつて防止すると共に、配線基板実装後において、隣接するチップサイズパッケージ1が短絡することを防止し得るようになされている。

【0011】とれにより、とのチツブサイズパツケージ 1は、ベアチツブ2だけを実装した場合と比較して、取 扱い性に優れ、また良品ベアチツブの要件であるベアチ ツブ2の品質を確保し、不良ベアチツブに対するリベア にも対応することができるようになされている。

【発明が解決しようとする課題】ところでかかる構成のチップサイズパッケージ1においては、例えばQFP(Quad Flat Package)型半導体素子等のように周側面から突出して設けられているI/Oビンによつてその特性及び動作状態をテストすることができるパッケージとは異なり、ニッケルボール7が形成された面が配線基板の実装面と対向するように実装されるため、ベアチップ2の特性及び動作状態を直接検査装置のブローブによりテストすることができない問題があつた。

【0013】このような問題を解決する方法として、チップサイズパッケージ1の各ニッケルボール7が接合された配線基板面上の各電極にそれぞれ電気的に接続されるランドを、そのチップサイズパッケージ1が実装された配線基板面上に設ける方法が考えられる。ところがこの方法では、配線基板面上に複数のランドを設けるためのスペースが必要となり、複数のチップサイズパッケージ1を実装するには、その実装スペースに制限が生じるため、高密度実装というチップサイズパッケージ1としての本来の機能が損なわれるおそれがあつた。

【0014】またとのチップサイズパッケージ1では、ベアチップ2がN(Negative)型基板の場合には電源電圧がバイアスされ、ベアチップ2がP(Positive)型基板の場合にはグランドがバイアスされた状態にある。このため、高密度実装として配線基板の両面にそれぞれ複数のN(Negative)型基板でなるベアチップ2及びP(Positive)型基板でなるベアチップ2を実装した後、

当該配線基板を積層配置して所定の装置等に搭載した場合に、その配線基板上に実装されている各ベアチツブ2の露出された面同士が接触するととによつて、ベアチツブ2にショート破壊が生じるおそれがあつた。

【0015】本発明は以上の点を考慮してなされたもので、高密度実装を容易にし得、かつ信頼性を向上し得る 半導体装置及び当該半導体装置の製造方法を提案しよう とするものである。

[0016]

接着剤層3によつて接着されると共に気密封止され、そ 【課題を解決するための手段】かかる課題を解決するたの接着剤層3の弾力性によつて基板実装後のベアチツブ 50 め第1の発明においては、回路面上に単数又は複数の電

極が設けられたベアチツブと、当該ベアチツブを被覆し、内面側にベアチツブの各電極にそれぞれ対応させて単数又は複数のベアチツブ実装用の第1の電極が設けられると共に、外面側に各第1の電極とそれぞれ対応させて、当該対応する各第1の電極とそれぞれ導通する単数又は複数の外部接続用の第2の電極が設けられたフィルム状部材と、ベアチツブの各電極とフィルム状部材の対応する各第1の電極とをそれぞれ電気的に接続する接続手段と、フィルム状部材の内面及びベアチツブ間に充填され、ベアチツブを封止しかつ当該ベアチツブとフィルム状部材とを接着する絶縁性樹脂とを設けるようにした。

【0017】また第2の発明においては、ベアチップの回路面に設けられた単数又は複数の電極にそれぞれ対応させて一面に単数又は複数の第1の電極が設けられると共に、他面に各第1の電極にそれぞれ対応させて、当該対応する第1の電極とそれぞれ導通する単数又は複数の第2の電極が設けられたフィルム状部材の一面に、ベアチップの各電極とフィルム状部材の対応する各第1の電極を接合するようにしてベアチップを実装する第1の工 20程と、ベアチップ及びフィルム状部材間に絶縁性樹脂を充填する第2の工程と、フィルム状部材をベアチップの周側面及び回路面と対向する面に沿つて折り曲げ、ベアチップをフィルム状部材によつて被覆する第3の工程とを設けるようにする。

[0018]

【作用】第1の発明では、ベアチツブを絶縁性樹脂を介してフイルム状部材によつて被覆するようにしたことにより、全体としてベアチツブとほぼ同じ大きさに形成することができると共に、配線基板実装の際にベアチツブ 30を機械的及び電気的に保護することができる。

【0019】また第2の発明では、ベアチップの回路面に設けられた単数又は複数の電極にそれぞれ対応させて一面に単数又は複数の第1の電極が設けられると共に、他面に各第1の電極にそれぞれ対応させて、当該対応する第1の電極とそれぞれ導通する単数又は複数の第2の電極が設けられたフィルム状部材の一面に、ベアチップの各電極とフィルム状部材の対応する各第1の電極を接合するようにしてベアチップを実装し、次いでベアチップ及びフィルム状部材間に絶縁性樹脂を充填し、続いて40フィルム状部材をベアチップの周側面及び回路面と対向する面に沿つて折り曲げ、ベアチップをフィルム状部材によつて被覆するようにしたことにより、ベアチップを絶縁性樹脂及びフィルム状部材によつて保護することができるベアチップとほぼ同じ大きさの半導体装置を製造し得る。

[0020]

【実施例】以下図面について、本発明の一実施例を詳述 する。

【0021】(1)半導体装置の構成

図1(A)~(C)において、10は全体として実施例によるチツブサイズパツケージを示し、所定の導体パターン11が形成された再配線用フイルム12上に実装されたベアチツブ13を、その上面13A(以下、これをベアチツブ上面13Aと呼ぶ)中央部の所定領域を除いて再配線用フイルム12で包み込むように覆い、当該ベアチツブ上面13A中央部の所定領域を絶縁性樹脂14Aで封止すると共に、ベアチツブ13の周側面及び回路

Aで封止すると共に、ベアチツブ13の周側面及び回路面13Bと再配線用フイルム12との間に封止を兼ねた接着用の絶縁性樹脂14Bを充填することにより構成されている。

【0022】この場合、再配線用フイルム12のベアチップ13が実装されていない側の面(以下、これをパッド面12Aと呼び、ベアチップ13が実装されている面をベアチップ実装面12Bと呼ぶ)のうち、チップサイズパッケージ10の下面を形成する部分には、特に図1(B)及び(C)において明らかなように、ベアチップ13の各1/Oパッド(図示せず)にそれぞれ対応させて複数の供給用パッド(図示せず)が格子状に形成され、これらの各供給用パッド上には球状形状でなるはんだ(以下、これをはんだボール15と呼ぶ)が形成されている。

【0023】またこれら各供給用パツドは、それぞれ導体パターン11及び再配線用フイルム12のベアチツブ実装面12Bに形成された各マウント用パツド16を順次介してベアチツブ13のそれぞれ対応する1/0パツドと電気的に接続されている。これによりこのチツブサイズパツケージ10は、各はんだボール15をそれぞれ配線基板(図示せず)の対応する電極と接合することによりこの配線基板上に実装し得ると共に、この状態においてベアチツブ13がこれら各はんだボール15を介してこの配線基板から信号を入力し、又は出力し得るようになされている。

【0024】一方再配線用フイルム12のパツド面12 Aのうち、チツブサイズバツケージ10の上面の周端部 を形成する部分には、特に図1(A)において明らかな ように、ベアチツプ13の各1/〇パツドにそれぞれ対 応させて複数のテスト用パツド17が形成されている。 この場合これらの各テスト用パツド17は、再配線用フ イルム12のパツド面12Aに形成された上述の供給用 パツドと同様にして、それぞれ導体パターン11と再配 線用フイルム12のベアチップ実装面12Bの対応する 各マウント用パツド16とを順次介してベアチツプ13 のそれぞれ対応するI/Oパッドと電気的に接続されて いる。これによりこのチップサイズパッケージ10で は、配線基板に実装された状態において、これらの各テ スト用パツド17に検査装置(図示せず)のプローブ (図示せず)を当てることにより、その特性及び動作状 態をテストし得るようになされている。

50 【0025】この実施例の場合、図2に示すように、再

配線用フィルム12は、所定の幅及び厚さを有する2枚 のボリイミドフイルム12C及び12D間の所定位置 に、例えば銅でなるフレキシブルな所定の導体パターン 11を挟み込むことにより1枚のフィルム状に形成され ている。この再配線用フイルム12は、ベアチツブ実装 面12日の所定位置が導体バターン11を露出させるよ うに所定形状に穴部が形成されており、当該穴部及び再 配線用フイルム12のベアチツブ実装面12Bの一部に 無電解メツキ法等によつてニツケル膜18が形成されて マウント用パツド16が形成されている。また再配線用 10 フイルム12のパツド面12Aの所定位置には、マウン ト用パツド16を形成する場合と同様の方法によつて、 供給用パツド19及びテスト用パツド17とがそれぞれ 形成されている。

【0026】またこの実施例の場合、再配線用フィルム 12上に実装されたベアチップ13は、図3に示すよう に、ベアチップ13のI/Oパッド20上に形成された 例えばチタン-白金-金等の3層膜からなるBLM(B all Limiting Metal) 膜層21と、再配線用フイルム1 2のマウント用パツド16上に形成された錫22とが例 えば金バンプ23によつて接合されていると共に、当該 金パンプ23を埋め込むようにベアチップ13の同路面 13Bと再配線用フイルム12のベアチツブ実装面12 Bとの間に絶縁性樹脂14Bが充填されている。かくし て絶縁性樹脂14Bによつて、ベアチツプ13と再配線 用フィルム12との間が絶縁されるようになされてい る。

【0027】(2)半導体装置の製造工程

ここで、実際上このチップサイズパッケージ10は、図 4~図6(C)に示す以下の手順により製造することが 30 できる。すなわち、まず図4に示すように、所定の幅及 び厚さを有する帯状でなる2枚のポリイミドフィルムの 長手方向に沿つて所定間隔に所定の導体パターン 11を 複数挟み込みフイルムキヤリア24を形成する。この場 合、フイルムキヤリア24の導体パターン11を有する 所定部分が再配線用フイルム12となり、この導体バタ ーン11を有する所定部分の一方の面にベアチップの各 I/Oパッド(図示せず)とそれぞれ対応するマウント 用パツド16を形成すると共に、他方の面の所定位置に マウント用パツド16とそれぞれ複数のテスト用パツド 17及び複数の供給用パツド19を形成する。

【0028】続いて図5(A)に示すように、ベアチッ ブ13の回路面13B上の最外周に沿つて所定ビツチに 複数形成されたアルミニウム等でなるI/Oパッド(図 示せず)上に、例えばスパツタ法によつてバンブの密着 性を向上させるBLM(Ball Limiting Metal) 膜層2 1を形成する。その後、BLM膜層21上に、例えばメ ツキ法又はワイヤーボンデイング装置 (図示せず) を用 いたスタツドバンプ形成法によつて所定形状でなる金バ ンプ23を形成する。この場合、再配線用フイルム12 50 シリコーンゴム29によつて緩和させることができる。

は、フイルムキヤリア24に形成された状態で用い、マ ウント用パツド16上に例えばメツキ法又は印刷法によ

つて錫22を所定形状に形成する。

【0029】次いで図5 (B) に示すように、ベアチツ プ13のベアチツプ上面13Aを加熱ヒータ等でなる加 熱装置25の所定面に接するようにし、ベアチツブ13 を加熱装置25上に固定する。続いてベアチップ13の 回路面13Bと再配線用フイルム12のベアチップ実装 面12Bとを対向させ、ベアチツブ13の回路面13B に形成された各金バンプ23とそれぞれ対応する再配線 用フイルム12のベアチップ実装面12Bに形成された マウント用パツド16とを位置合わせした後に接触させ る。この後加熱装置25によつて、ベアチツプ13のベ アチツプ上面13Aを所定温度に加熱することにより、 ベアチツブ13を介して各金パンプ23を加熱すると共 に、再配線用フイルム12のパツド面12A側からマウ ント用パツド16をボンデイングツール26によつて所 定時間だけ所定重量で加圧することにより、ベアチツブ 13の各金バンプ23と再配線用フイルム12のマウン ト用パツド16とを一括又は各接触部分毎に接合する。 この場合、上述した接合の条件は、ベアチップ13の金 バンプ23及び再配線用フイルム12のマウント用バツ ド16の面積及び熱容量によつて異なるが、例えば加圧 重量を1つの金バンプ23当たり10~30(g)程度、加 熱温度を 300~400〔℃〕程度、加圧時間を 0.3~ 0.5 〔 sec〕程度に設定する。

【0030】続いて図5(C)に示すように、ベアチツ プ13と再配線用フイルム12との接合部分を所定の条 件で洗浄した後、所定の打抜きツール (図示せず) によ つてフイルムキヤリア24から再配線用フイルム12を 所定サイズに打ち抜く。次いでベアチツブ13及び再配 線用フイルム12を、絶縁性樹脂14Bの浸透を助長さ せる60~ 100 [℃] 程度の温度に保ちながら、ベアチツ プ13と再配線用フイルム12との対向する面間に絶縁 性樹脂14Bを充填することにより、ベアチツブ13を 封止し、かつベアチツプ13と再配線用フィルム12と を接着する。

【0031】続いて図6(A)に示すように、ベアチツ プ13の周側面に沿つて所定径の円柱形状でなるシリコ ーンゴム29を配置した後、成形機能を有する加熱モー ルド装置28の本体部28A上に再配線用フィルム12 のパツド面12Aが接するように固定する。その後、再 配線用フイルム12のベアチツブ実装面12Bがシリコ ーンゴム29及びベアチップ13のベアチップ上面13 Aに接するようにし、かつベアチップ13のベアチップ 上面13Aが所定領域だけ露出するように、加熱モール ド装置28の曲げ駆動部28B及び28Cによつて再配 線用フイルム12を折り曲げる。このとき、再配線用フ イルム12の曲げ部分に集中する曲げによるストレスを

次いで再配線用フイルム12が、加熱モールド装置28の曲げ駆動部28B及び28Cによつて折り曲げられた状態で、140~180 (℃) 程度の温度で4~12時間程度加熱することにより、その折り曲げられた状態に固定する。

【0032】次いで図6(B)に示すように、再配線用フイルム12が加熱形成された際、再配線用フイルム12とベアチツブ13間に充填されていた絶縁性樹脂14Bのうち、ベアチツブ13のベアチツブ上面13Aに折り曲げられた再配線用フイルム12のベアチツブ実装面12Bとの間からベアチツブ13のベアチツブ上面13Aの露出領域に過剰な絶縁性樹脂がはみ出すことにより、上部に盛り上がつている絶縁性樹脂14Aごの一次を除去し、所定の厚さを有するように絶縁性樹脂14A部分を残す。かくしてベアチツブ13のベアチツブ上面13Aの露出領域を絶縁性樹脂14Aご保護できると共に、当該絶縁性樹脂14Aと再配線用フイルム12によつてベアチツブ13全体をほぼ完全に保護することができる。

【0033】続いて図6(C)に示すように、再配線用 20フイルム12のパツド面12Aに形成された各供給用パッド19に、それぞれ所定径でなるはんだボール15を印刷法又は一括転写法等によつて供給する。これにより、このチツブサイズパツケージ10を製造することができる。

【0034】(3)実施例の動作

以上の構成において、このチツプサイズパツケージ10では、まずベアチツブ13のI/Oパツド20上にBLM(Ball Limiting Metal) 膜層21と金パンプ23とを順次形成し、一方再配線用フイルム12のマウント用 30パッド16上に錫22を形成した(図5(A))後、加熱装置25及びボンデイングツール26によつて再配線用フイルム12上にベアチツブ13を実装する(図5

(B))。次いでベアチツブ13と再配線用フイルム12との接合部分を洗浄し、フイルムキヤリア24から再配線用フイルム12を打ち抜いた後、ベアチツブ13と再配線用フイルム12との間を絶縁性樹脂14Bにより封止及び接着する(図5(C))。

【0035】続いて、ベアチツブ13を包み込むように、加熱モールド装置28によつて再配線用フイルム12を加熱形成した(図6(A))後、ベアチツブ13のベアチツブ上面13Aの露出領域に絶縁性樹脂14Aを形成する(図6(B))。次いで再配線用フイルム12の各供給用パツド19にそれぞれはんだボール15を供給することにより、チツブサイズパツケージ10を製造する(図6(C))。

【0036】従つて、とのチツプサイズパツケージ10 ム32のパツド面32Aのうち、チツプサイズパツケーの製造手順においては、再配線用フイルム12に、ベア ジ31の上面を形成する部分に設けられているテスト用チツプ13の特性及び動作状態をテストするためのテス パツド33を、再配線用フイルム32のパツド面32A ト用パツド17を設けるようにしたことにより、ベアチ 50 のうち、チツブサイズパツケージ31の下面を形成する

ツプ13と再配線用フイルム12とが電気的に接合された後の製造手順においてベアチツプ13の不良箇所を容

易に診断することができる。

【0037】この場合、このようにして形成されたチツブサイズパツケージ10には、ベアチツブ13の各I/Oパツド20とそれぞれ電気的に接続されたテスト用パツド17を再配線用フイルム12のパツド面12Aのうち、チツブサイズパツケージ10の上面を形成する部分に設けているため、配線基板実装後、再配線用フイルム12のテスト用パツド17を介してベアチツブ13の特性及び動作状態を容易にテストすることができる。

【0038】またとのチツブサイズパツケージ10では、再配線用フイルム12のパツド面12Aにテスト用パッド17を設けているため、高密度実装用の配線基板において考えられていたテスト用のランドを必要とせず、従つて配線基板の設計期間及び生産工程を短縮することができる。さらにとのチツブサイズパツケージ10では、はんだボール15を格子状に設けているため、配線基板上に実装する際、はんだボール15のリフローによつて溶融した各はんだのセルフアライメント効果により精度良く実装することができる。

【0039】(4)実施例の効果

以上の構成によれば、ベアチツブ13を絶縁性樹脂14 Bを介して再配線用フイルム12によつてパツケージすると共に、ベアチツブ13のベアチツブ上面13Aの露出領域に絶縁性樹脂14Aを設けるようにしたことにより、全体としてベアチツブ13とほぼ同じ大きさに形成することができると共に、配線基板実装の際にベアチツブ13を機械的及び電気的に保護することができ、かくして高密度実装を容易にし得、かつ信頼性を向上し得る半導体装置を実現できる。

【0040】また上述の構成によれば、ベアチツブ13を絶縁性樹脂14Bを介して再配線用フイルム12によってパツケージすると共に、ベアチツブ13のベアチツブ上面13Aの露出領域に絶縁性樹脂14Aを形成するようにしたことにより、ベアチツブ13全体を保護することができるベアチツブ13とほぼ同じ大きさの半導体装置を製造でき、かくして高密度実装を容易にし得、かっ信頼性を向上し得る半導体装置を製造することができる半導体装置の製造方法を実現できる。

【0041】(5)他の実施例

なお上述の実施例においては、チツブサイズパツケージ10のテスト用パツド17と供給用パツド19とをそれぞれ所定の配列で設けるようにした場合について述べたが、本発明はこれに限らず、例えば図7に示すように、チツブサイズパツケージ31において、再配線用フイルム32のパツド面32Aのうち、チツブサイズパツケージ31の上面を形成する部分に設けられているテスト用パツド33を、再配線用フイルム32のパツド面32Aの3ち、チツブサイズパツケージ31の下面を形成する

10

部分に格子状に設けられている供給用パツド(図示せ ず)と同一の格子状に設けるようにし、当該供給用バツ ド上にはんだボール34を設けるようにする。これによ り、図8に示すように、複数のチップサイズパッケージ 31をその厚み方向に積層配置する場合、対向するテス ト用パッド及びはんだボール34同士を接合できるた め、SRAM (Static Random Access Memory) やDR AM (Dynamic Random Access Memory) 等のように、多 数の共有バスを有する半導体メモリを配線基板35上に 実装する際に特に有効である。

【0042】また上述の実施例においては、ベアチツブ の各電極とフイルム状部材の対応する各第1の電極とを それぞれ電気的に接続する接続手段として、ベアチップ 13側の金パンプ23と再配線用フィルム12のマウン ト用パツド16に形成された錫22とを接合するように した場合について述べたが、本発明はこれに限らず、金 バンプと銀ベーストとの接合や髙温はんだバンプと共晶 はんだとの接合等の種々の材料による組合せで接合する ようにしても良い。

【0043】さらに上述の実施例においては、ベアチツ プを被覆し、内面側にベアチツブの各電極にそれぞれ対 応させて単数又は複数のベアチップ実装用の第1の電極 が設けられていると共に、外面側に各第1の電極とそれ ぞれ対応させて、当該対応する各第1の電極とそれぞれ 導通する単数又は複数の外部接続用の第2の電極が設け られたフイルム状部材として、所定の導体パターン11 を有するポリイミドフイルム12C及び12Dでなる再 配線用フイルム12を用いるようにした場合について述 べたが、本発明はこれに限らず、例えばポリエステル、 ポリスチロール及びブスマレイド・トリアジン (BT) - レジン等の種々の絶縁材でなる再配線用フィルムを用 いるようにしても良い。

【0044】さらに上述の実施例においては、ポリイミ ドフイルム12C/導体パターン11/ポリイミドフイ ルム12Dの3層からなる再配線用フイルム12を用い るようにした場合について述べたが、本発明はこれに限 らず、例えば各ポリイミドフイルム12C及び12Dと 導体パターン11との間に所定の接着剤でなる接着剤層 を設けた5層でなる再配線用フィルムを用いるようにし ても良い。

【0045】さらに上述の実施例においては、チツブサ イズパツケージ10の供給用パツド19上にはんだボー ル15を設けるようにした場合について述べたが、本発 明はこれに限らず、ニツケル、金、アルミニウム又は銅 等の種々の導電性材料でなる突起電極を設けるようにし ても良い。

【0046】さらに上述の実施例においては、ベアチツ プ13の周側面と再配線用フイルム12の曲げ部分との 間にシリコーンゴム29を用いて再配線用フィルム12 を折り曲げるようにした場合について述べたが、本発明 50 ージの構成を示す上面図、断面図及び底面図である。

はこれに限らず、再配線用フィルム13の曲げ部分にそ の曲げによるストレスが集中することを避け得るなら は、ベアチツブ13の周側面と対向する再配線用フイル ム12のベアチップ実装面12Bの曲げ部分に予め所定

の深さに切れ込みを設け、又は再配線用フィルム12の ベアチップ実装面I2Bにおける曲げ部分のポリイミド フイルム120を所定領域に剥離し、導体パターン11 を露出させるようにする等の種々の方法を適用するよう

にしても良い。 10 [0047]

> 【発明の効果】上述のように本発明によれば、ベアチツ プを絶縁性樹脂を介してフィルム状部材によつて被覆す るようにしたことにより、全体としてベアチップとほぼ 同じ大きさに形成することができると共に、配線基板実 装の際にベアチップを機械的及び電気的に保護するとと ができ、かくして高密度実装を容易にし得、かつ信頼性 を向上し得る半導体装置を実現できる。

【0048】また上述のように本発明によれば、ベアチ ツブの回路面に設けられた単数又は複数の電極にそれぞ れ対応させて一面に単数又は複数の第1の電極が設けら れると共に、他面に各第1の電極にそれぞれ対応させ て、当該対応する第1の電極とそれぞれ導通する単数又 は複数の第2の電極が設けられたフィルム状部材の一面 に、ベアチツブの各電極とフィルム状部材の対応する各 第1の電極を接合するようにしてベアチップを実装し、 次いでベアチツブ及びフイルム状部材間に絶縁性樹脂を 充填し、続いてフイルム状部材をベアチツブの周側面及 び回路面と対向する面に沿つて折り曲げ、ベアチップを フイルム状部材によつて被覆するようにしたことによ 30 り、ベアチツブを絶縁性樹脂及びフイルム状部材によつ て保護することができるベアチップとほぼ同じ大きさの 半導体装置を製造することができ、かくして高密度実装 を容易にし得、かつ信頼性を向上し得る半導体装置を製 造することができる半導体装置の製造方法を実現でき

【図面の簡単な説明】

【図1】本発明の一実施例によるチップサイズパッケー ジの構成を示す上面図、断面図及び底面図である。

【図2】本発明の一実施例による再配線用フィルムを示 40 す断面図である。

【図3】本発明の一実施例によるベアチップと再配線用 フイルムの接合部分を示す断面図である。

【図4】本発明の一実施例による複数のフィルムキャリ アに形成された再配線用フィルムを示す平面図である。 【図5】本発明の一実施例によるチツブサイズパツケー ジの製造手順を示す断面図である。

【図6】本発明の一実施例によるチツブサイズパツケー ジの製造手順を示す断面図である。

【図7】本発明の他の実施例によるチツプサイズパツケ

【図8】本発明の他の実施例による複数のチップサイズ パッケージを積層配置して基板上に実装した様子を示す 断面図である。

【図9】従来のチップサイズパッケージの構成を示す断面図及び底面図である。

【符号の説明】

1、10、31……チツブサイズパツケージ、2、13 ……ベアチツブ、2A、13A……ベアチツブ上面、1 3B……回路面、3……接着剤層、4……フレキシブル 配線層、4A、11……導体パターン、4B、12C、 1 12D……ポリイミドフイルム、5……保護枠、6……*

*接合部、7……ニツケルボール、12、32……再配線用フイルム、12A、32A……パツド面、12B……ベアチツブ実装面、14A、14B、14C……絶縁性樹脂、15、34……はんだボール、16……マウント用パツド、17、33……テスト用パツド、18……ニツケル膜、19……供給用パツド、20……1/Oパツド、21……BLM膜層、22……錫、23……金バンプ、24……フイルムキャリア、25……加熱装置、26……ボンディングツール、28……加熱モールド装10 置、28A……本体部、28B、28C……曲げ駆動部、29……シリコーンゴム、35……配線基板。

【図1】

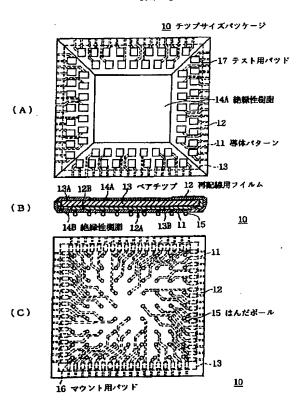
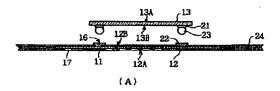


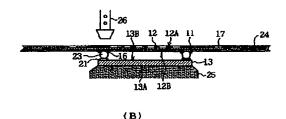
図1 実施例によるチップサイズパッケージの構成



【図2】

【図5】





17 12 13B 12A

図5 実施例によるチップサイズパッケージの製造手順(1)

【図3】

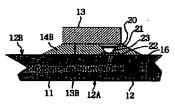


図3 ペアチップと再配線用フィルムの接合の様子

【図4】

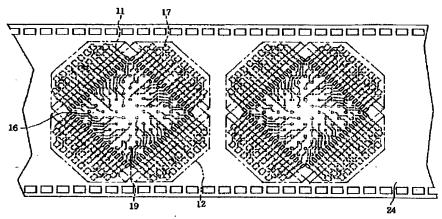
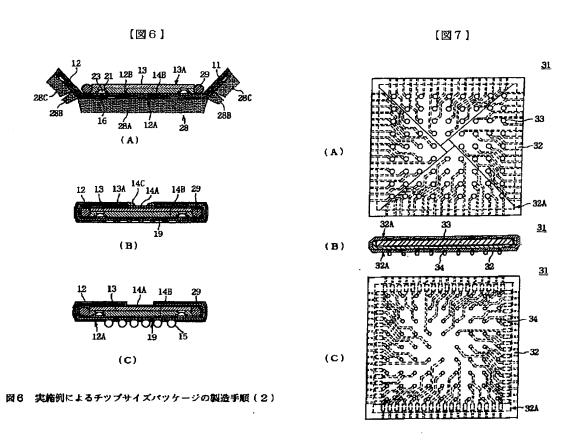


図4 フイルムキャリアに形成された再配線用フィルム



図? 他の実施例によるチップサイズパッケージの構成

【図8】

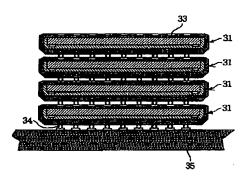
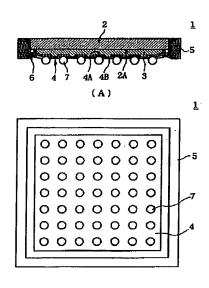


図8 他の実施例による種層配置された チツブサイズパッケージの構成

【図9】



(B)

図9 従来のチツブサイズパツケージの構成

This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

□ BLACK BORDERS
□ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
□ FADED TEXT OR DRAWING
□ BLURRED OR ILLEGIBLE TEXT OR DRAWING
□ SKEWED/SLANTED IMAGES
□ COLOR OR BLACK AND WHITE PHOTOGRAPHS
□ GRAY SCALE DOCUMENTS
□ LINES OR MARKS ON ORIGINAL DOCUMENT
□ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

IMAGES ARE BEST AVAILABLE COPY.

OTHER:

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.